ТЕХНИЧЕСКАЯ ДИАГНОСТИКА

ИЗДАТЕЛЬСТВО «НАУКА»
МОСКВА

ОБ ОДНОМ МЕТОДЕ ПОСТРОЕНИЯ ТЕСТОВ

Б. В. ДАНИЛОВ, М. Г. КАРПОВСКИЙ, Э. С. МОСКАЛЕВ

Настоящая работа является развитием графоаналитического метода построения тестов [1, 2] для схем, изображаемых направленными сетями $\vec{G}(E, V)$.

1. Пусть задана комбинационная схема, реализующая булеву функцию $f(x_1, x_2, \ldots, x_n)$. Пусть эта схема собрана на элементах типа И, НЕ, ИЛИ, И — НЕ, ИЛИ — НЕ и т. д.

Элементы схемы и связи между ними образуют структурный направленный граф $\Gamma(e, v)$, у которого вершины изображаются элементами схемы, а направленные ребра — связи между элементами. Схеме в зависимости от ее структуры соответствует граф типа дерева либо граф с контурами. Если схема отображается графом $\Gamma(e, v)$ с контурами, то путем отсечения вершин, из которых исходит более чем одно ребро, такой граф можно привести к подграфам типа дерева. Разложение графа $\Gamma(e, v)$ с контурами на подграфы типа дерева будем называть дальше процессом отсечения.

По графу $\Gamma(e, v)$ можно находить тесты методами, предложенными в [3, 4]. Основным недостатком этих методов является то, что нахождение тестов осуществляется по каждому пути изолированно, что не позволяет иногда получить минимальный тест для всей схемы. Для нахождения минимальных тестов, в которые входят наборы, существенные [3, 4] для нескольких путей, целесообразно перейти от графа $\Gamma(e, v)$ к сети $\vec{G}(E, V)$.

Методика отображения $\Gamma(e, v) \to \vec{G}(E, V)$ состоит из операций распределения всех элементов графа по ярусам (процесс упорядочения) и постепенного развертывания графа в сеть $\vec{G}(E, V)$. Заметим, что при развертывании графа часто приходится использовать операцию инвертирования сети $\vec{G}^*(E, V)$, полученную на предыдущих шагах развертывания. Операция инвертирования применима только к плоским графам. Так как схема,

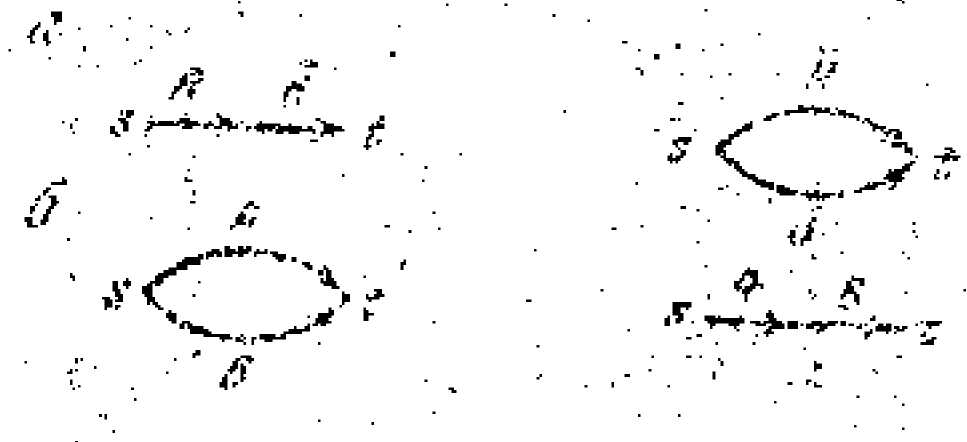

Рис. 1

изображаемая графом $\Gamma(e, v)$ типа дерева и построенная из элементов И, ИЛИ, НЕ, И — НЕ, ИЛИ — НЕ, представима плоской сетью, то операция инвертирования не вызывает затруднений. Если же какой-либо элемент схемы одновременно входит в несколько путей, то для приведения сети $G(E, V)$ к плоской необходимо использовать процесс отсечения. Порядок индексации вершин и порядок развертывания не имеют принципиального значения, поскольку в любом случае получаются изоморфные сети. Переход от схемы, выполненной на элементах И — НЕ, ИЛИ — НЕ, к сети, может быть легко формализован. В таких схемах достаточно учитывать четность или нечетность яруса, на котором он находится. Отсчет ярусов необходимо производить от выходной вершины v_0. При таком отсчете двухвходовой элемент ИЛИ — НЕ изображается на нечетном ярусе в сеть вида (рис. 1, а), а на четном ярусе — в сеть вида (рис. 1, б). Каждый последующий элемент ИЛИ — НЕ производит объединение сетей построен-

[illegible] инвертирует полученную сеть. Инвертирование [illegible] обратный переход к двойственной сети. Тогда подсеть входного [illegible] сеть, как указано выше. Аналогичные рассуждения [illegible] для элементов И — НЕ.

[illegible] неисправности, исходя из которых можно находить тесты бесповторных схем [illegible] отказы в элементах независимы, бо все неисправности как внутри, так и в связях между ними являются неисправностями типа обрыва и короткого замыкания, при которых один или более [illegible] элемента или его выход рассматриваются как имеющие постоянную [illegible], соответствующую логическому значению 0 или 1.

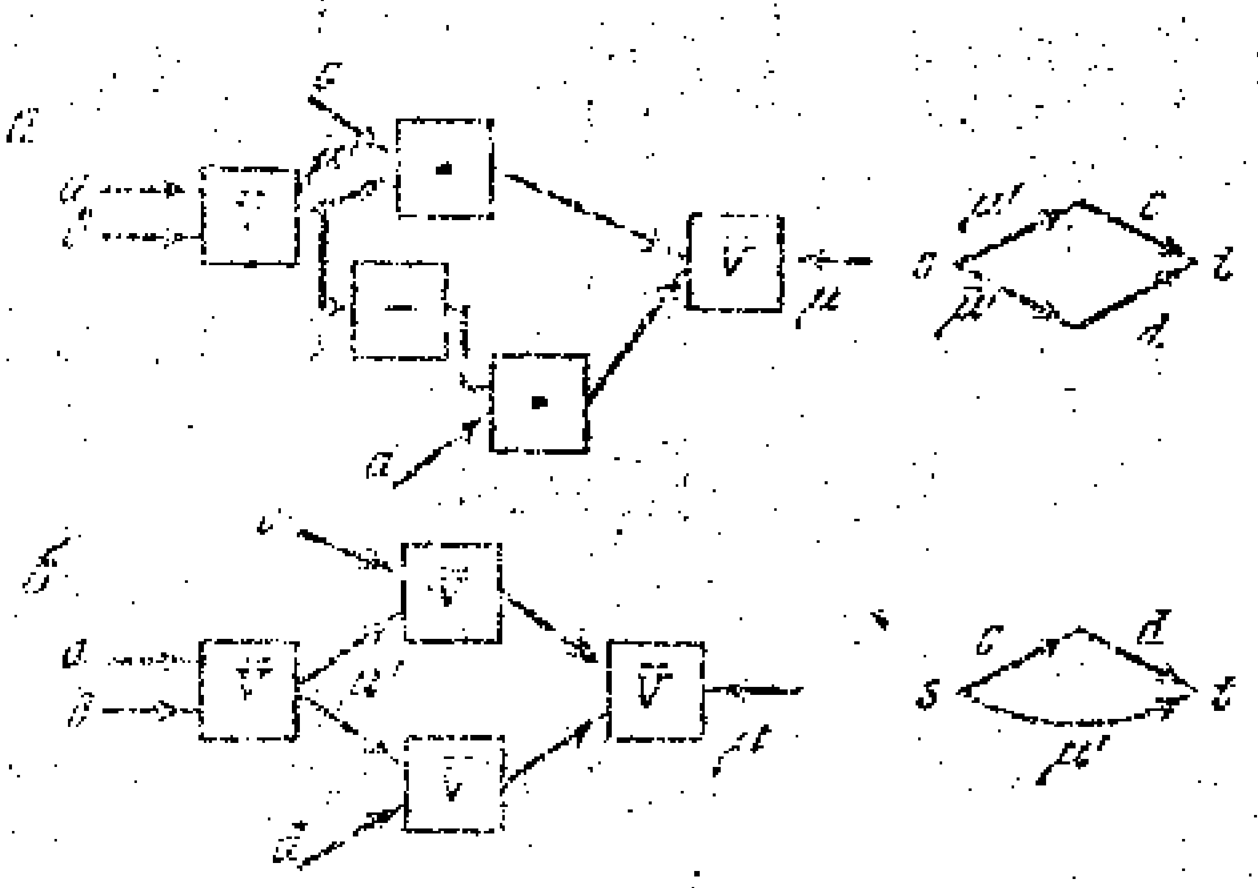

Рис. 2

Анализируя сети (например, сеть, изображенную на рис. 2), можно заметить, что в [illegible] сетях могут существовать неисправности, соответствующие обрывам ребер; коротким замыканиям ребер, обрывам в вершинах сети и замыканием вершин сети на полюс s. Если в схеме имеется неисправность [illegible], соответствующая на сети замыканию вершины j на полюс s, то такая неисправность может быть обнаружена проверками на короткое замыкание с помощью сечений [1, 2]. Эта неисправность эквивалентна

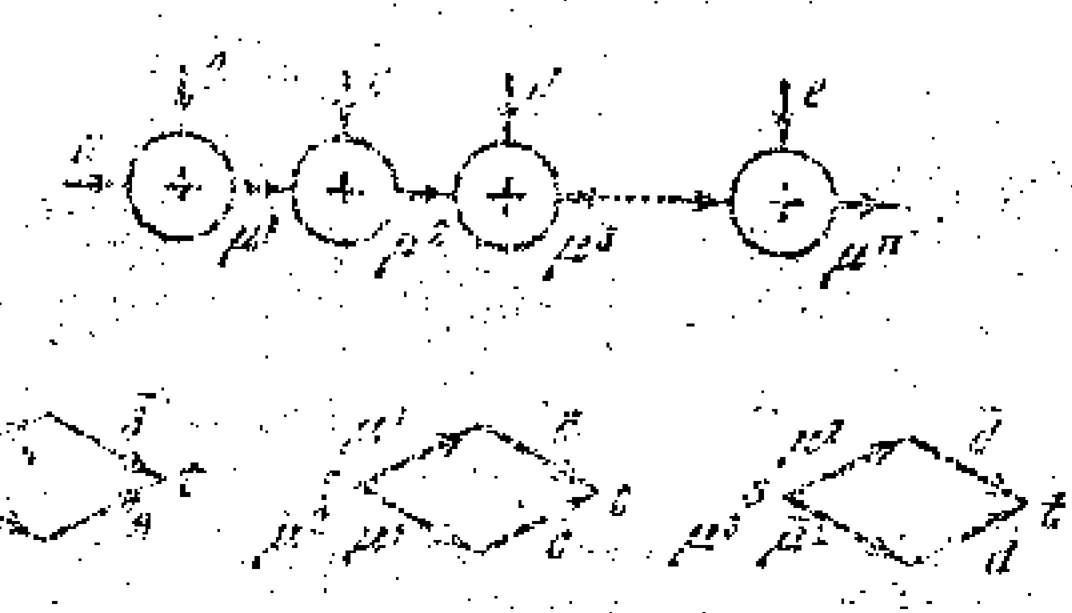

Рис. 3

замыканию вершины j на полюс s, т. е. образованию неуправляемой [illegible] вершины j и, поскольку существует хотя бы одно сечение [illegible] сети $\vec{G}$ [illegible], которое отделяет вершину j от полюсу t, то, проверяя сеть на размыкание ребер, входящих в Z, можно обнаружить неразомкнутую [illegible], что и дает возможность определить замыкание между j и s. Учитывая сказанное выше и результаты работы [2], можно утверждать, что по сети $\vec{G}$ [illegible] можно найти [illegible] и минимальные по числу наборов тесты для схемы.

Доказательство данного утверждения опустим, однако отметим интересные с точки зрения тестов [illegible] выделенного подграфа $\Gamma^{*}(e, \bar{\pi})$.

в остающийся подграф Γ'' (e, r). Оба случая представлены на рис. 2. В первом случае (рис. 2, а) число путей от стоковой вершины μ до выходной вершины ρ одинаково по полученным, во втором случае (рис. 2, б) различно. Рассмотрим использование первого случая для построения тестов для схемы на полусумматоре (рис. 3, а). Используя это свойство и рассматривая рис. 3, б, нетрудно показать, что длина проверяющего теста для всей линейки полусумматоров равна 4.

3. Рассмотрим теперь способ нахождения тестов для комбинационных схем со многими выходами. Нахождение тестов для таких комбинационных схем производится в следующей последовательности: 1 — производится отсечение вершины, из которых исходит более одного ребра в графе Γ(e, r); 2 — для выделенных подграфов строятся соответствующие тесты; 3 — после получения тестов для соответствующих подсхем производится склеивание подтестов для всех выходных вершин (и для этого может быть использован следующий алгоритм. Каждому набору сопоставляются вершины в некотором графе. Две вершины такого графа соединяются, если соответствующие им наборы склеиваются. Теперь задача сводится к выделению минимального числа полных подграфов, покрывающих все вершины графа); 4 — сеть $G(E, V)$, отображающая некоторую схему, описывается матрицей цепей путей A^0 и матрицей сечений A^1. По матрице A^0 находится тест для контроля схемы на обрыв, по матрице A^1 — тест для контроля схемы на короткое замыкание. Для построения минимального проверяющего теста необходимо найти кратчайшее покрытие обеих матриц; для нахождения диагностического теста необходимо найти такое подмножество строк для каждой из матриц, чтобы столбцы подматриц, образованных этими подмножествами, не совпадали и не содержали нулевого столбца.

Наиболее просто матрицы A^0 и A^1 строятся для схем, реализованных в базисах И — НЕ, ИЛИ — НЕ, И, ИЛИ, НЕ и имеющих структуру типа дерева. В этом случае матрица путей строится непосредственно по входным буквам комбинационной схемы. Каждая буква входного элемента входит в матрицу A^0 либо без изменения, если число инверторов от входного элемента до выходного является четным, либо с инверсией, если число инверторов от входного элемента до выходного нечетно. Матрица A^1 строится аналогично по функции, двойственной к функции $f(x_1, \ldots, x_n)$.

Если структура графа Γ(e, r) отличается от структуры типа дерева, то методом отсечений граф Γ(e, r) разбивают на подграфы типа дерева, для которых рассмотренным выше способом находят необходимые тесты. Найденные для отдельных подграфов тесты склеиваются для получения теста для всего графа (всей схемы).

ЛИТЕРАТУРА

1. *В. И. Данилов, М. Г. Карповский, Э. С. Москалев.* Об оценке длины тестов для ненаправленных графов. — Изв. ЛЭТИ, 1968, вып. 69.
2. *В. И. Данилов, М. Г. Карповский, Э. С. Москалев.* Тесты для ненаправленных графов. — АиТ, 1970, № 3.
3. *J. P. Roth.* Diagnosis of automata failures: a calculus and a method. — IBM J. Res. and Developm., 1966, v. 10, № 4.
4. *D. B. Armstrong.* On finding a nearly minimal set of fault detection tests for combinational logic nets. — IEEE Trans. Electron. Comput., February 1966.